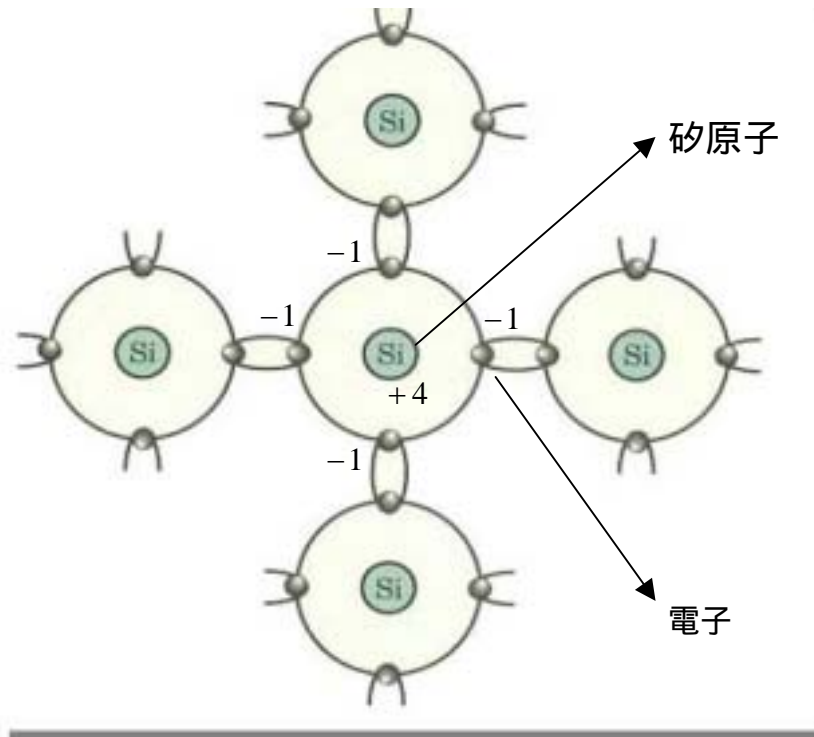


## 半導體基本觀念



# 半導體材料

- ❖ 常用之半導體：矽 (Si) , 鍺 (Ge)
- ❖ 目前積體電路之技術則是以矽為基礎。
- ❖ 純矽有一定之晶格結構，其原子被‘共價鍵’固定。



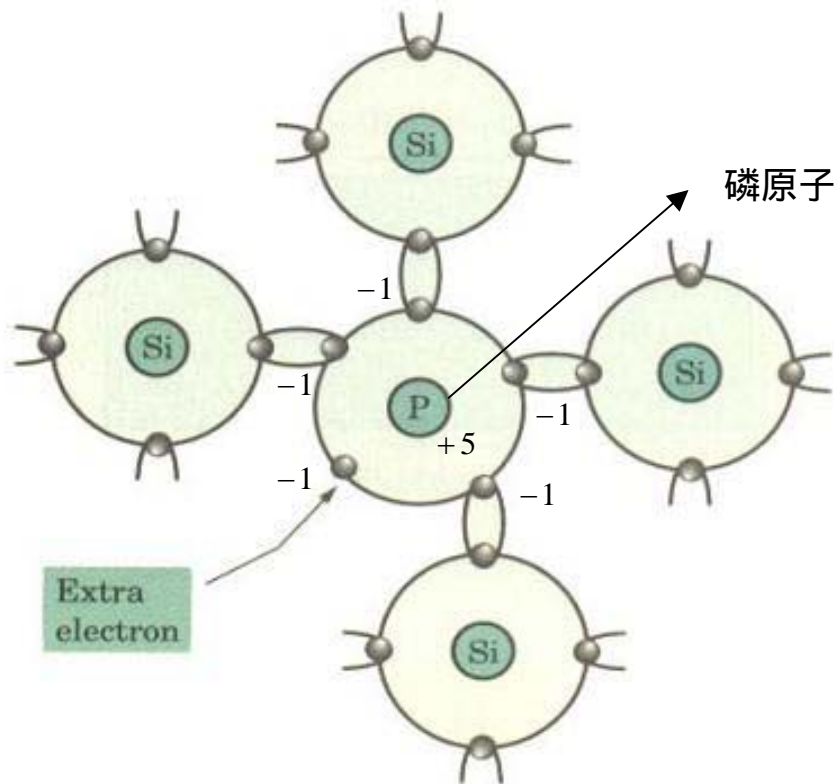
- 
- ❖ 每個矽原子皆提供四個座位 (電洞 hole) 給電子們。
  - ❖ 對純矽晶體而言，電洞數目與電子數目一樣多。
  - ❖ 溫度低時，很少有電子會離開其所在之電洞。
  - ❖ 但當溫度漸漸升高 (只需到達室溫)，電子們便不安其位，脫離原來所在之電洞，成為自由電子 (free electron)。
  - ❖ 因為太熱，所以一定有自由電子存在，換言之便是有空出來的電洞，讓周圍有位置坐的電子與自由電子們搶成一團，若是自由電子搶到，稱為再結合，若是周圍有位置坐的電子搶到，其原本坐的位置還是會空出來，再讓其他有位置坐的電子與自由電子搶成一團，如此一再循環發生。

- 
- ❖ 對純矽半導體而言，受熱擾動產生之自由電子與電洞之數量相同，也可稱為本質(intrinsic)半導體。
  - ❖ 但透過加入不同之雜質，可改變半導體內之自由電子與電洞數量，此種加入雜質之半導體稱為外質(extrinsic)半導體。
  - ❖ 以下即介紹兩種不同之外質半導體：
    - ❖ N型半導體 - 自由電子很多。
    - ❖ P型半導體 - 電洞很多。

# N型半導體 (N-type Doping)

- ❖ 在矽晶片中，加入5價元素取代原先之矽原子，如 磷 (P)。
- ❖ 磷原子帶有5個價電子，其中四個與相鄰矽原子作鍵結，第五個變成了自由電子。

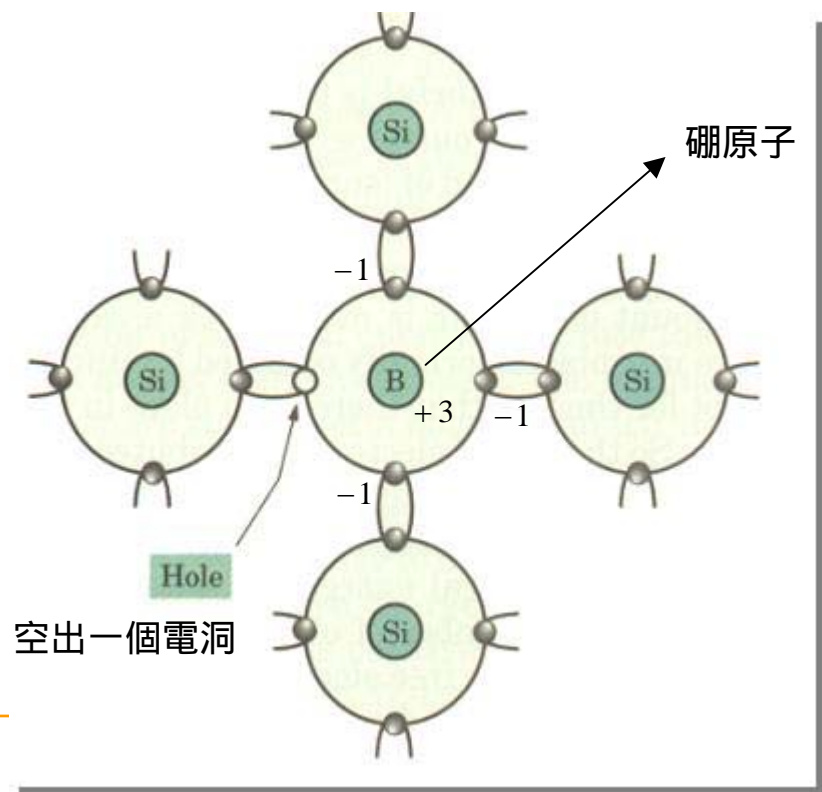
摻雜後之N型半導體



特別注意整個矽晶體雖然摻入雜質，但還是呈現電中性!!

# P型半導體 (P-type Doping)

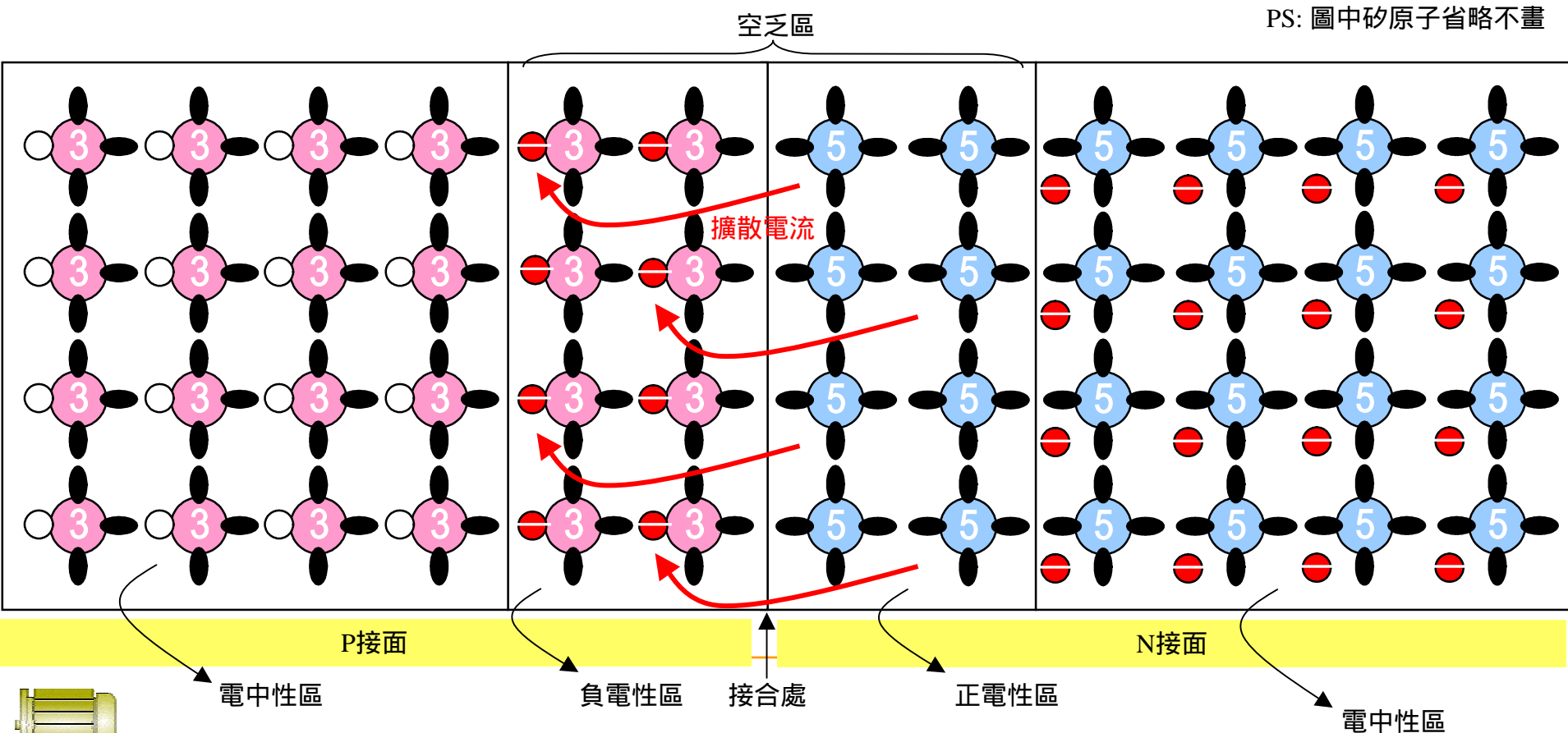
- ❖ 在矽晶片中，加入3價元素取代原先之矽原子，如 硼 (B)。
- ❖ 硼原子帶有3個價電子，因此只能與相鄰矽原子作3個鍵結，而產生一個電洞。

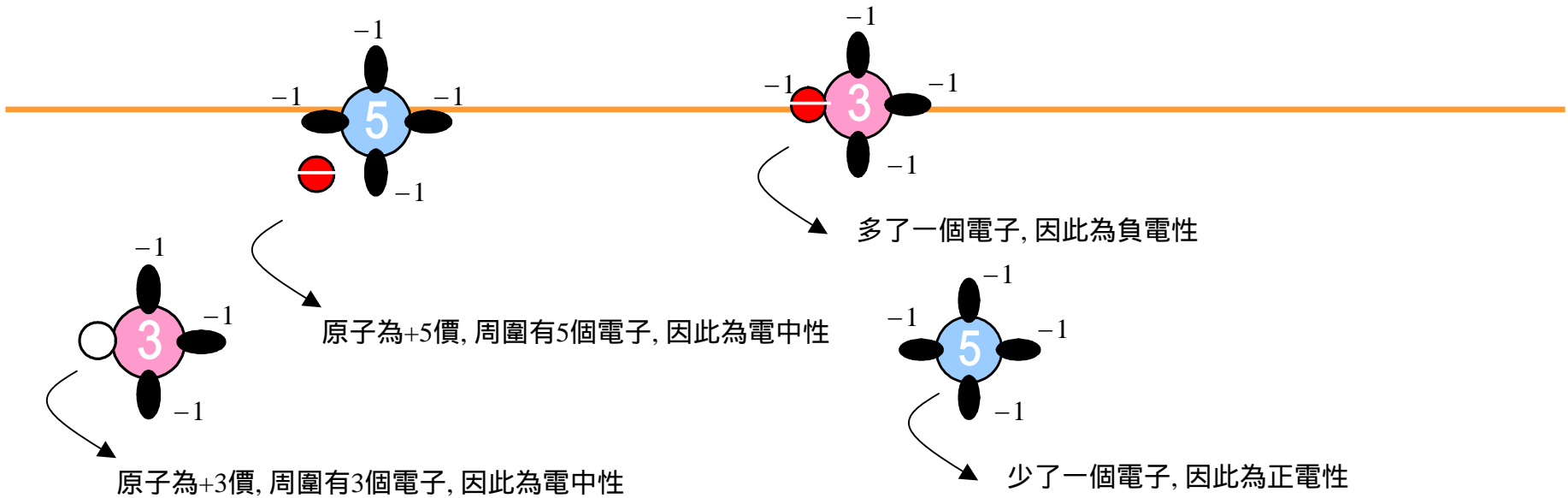


特別注意整個矽晶體雖然摻入雜質，但還是呈現電中性!!

# P-N 接面二極體 (P-N Junction)

- ❖ 把前述之P型與N型矽晶片接合在一起，一邊有很多自由電子，另一邊有很多電洞，電子們企圖向電洞進駐是必然的 (濃度之擴散現象 Diffusion)，此會產生一個擴散電流。

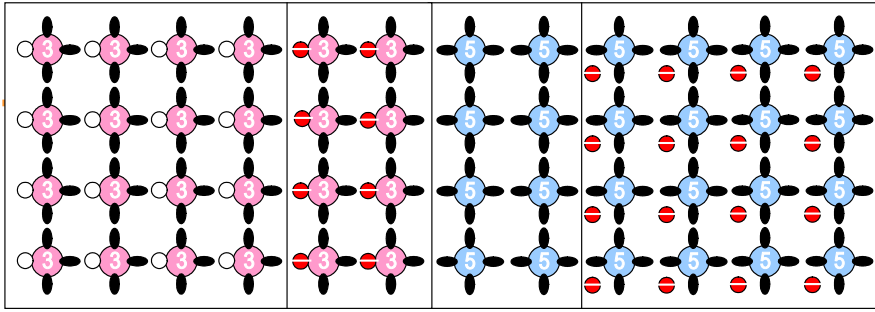




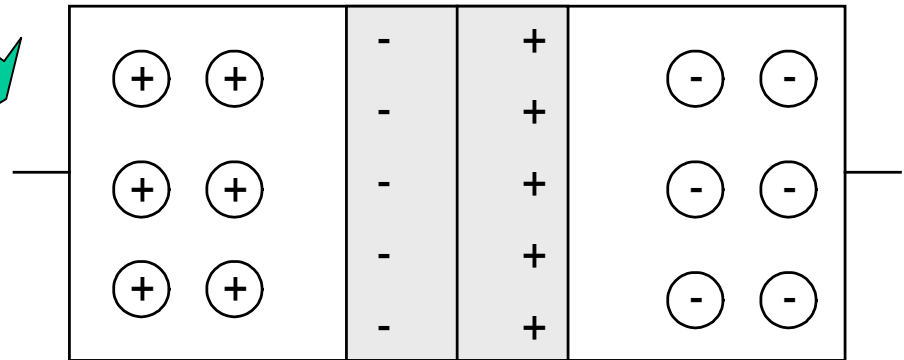
當接合處右端之自由電子進駐至接合處左端之電洞:

- ❖ 靠近接合處左端區域，硼原子為+3價，但周圍卻因多一個自由電子進駐後，變成有4個電子，使此區域呈現負電性。
- ❖ 靠近接合處右端區域，磷原子為+5價，但周圍卻因跑掉一個自由電子後，變成只有4個電子，使此區域呈現正電性。
- ❖ 靠近接合處之左右兩區域合稱“空乏區 (Depletion Region)”。





簡圖



- ❖ 當某一數量之自由電子進駐至接合處左端電洞，使靠近接合處右端之負電性越強，靠近接合處右端之正電性越強，將會阻擋右邊的自由電子再繼續向左進駐 (同性相斥)，而達到一平衡狀態。
- ❖ 另一說法是，此負電性與正電性之兩區域感覺像是電容效應，此電壓差會產生一漂移電流 (drift current)，與擴散電流反方向，且互相抵銷，達到平衡，無淨電流產生。

